



Università di Verona
Dipartimento di Informatica

Sistemi di Elaborazione dell'Informazione: prova intermedia 12/06/'02

Cognome: **Nome:** **Matricola:**

*Nota 1: le soluzioni devono essere opportunamente commentate,
è vietato utilizzare appunti o libri.*

*Nota 2: seconda prova intermedia: esercizi 3, 4, 5
esame completo: esercizi 1, 2, 3, 4*

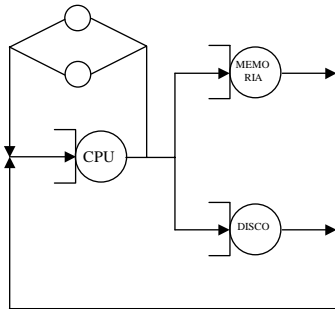
1) Si descrivano le motivazioni che sono alla base dell'affermazione del linguaggio SystemC per la modellazione di sistema.

- Si descriva il comportamento in SystemC di una ALU capace di eseguire la somma, sottrazione, modulo e inverso di due numeri interi A e B di 16 bit con segno. Le operazioni vengono scelte in base al valore della porta OP. Il risultato viene posto sulla porta O. Viene valutata una nuova operazione ad ogni ciclo di CLOCK. Se l'operazione coinvolge un solo operando viene riferita all'ingresso A.

2) Si descrivano le relazioni di simulabilità che esistono tra le più importanti famiglie di protocolli di rete (CSMA/CD, TDMA, ecc.).

- Che impatto può avere una rete nella misurazione delle prestazioni di un software embedded per un dispositivo che si interfaccia (per esempio mediante protocollo TCP/IP su ethernet) con un server Web?

- 3) Si consideri la seguente rete di code rappresentante una workstation per applicazioni di calcolo di tipo interattivo (la terminologia sulle reti di code è riportata a destra).



T = tempo di osservazione
A = arrivi
C = completamenti
 δ = frequenza di arrivo
X = traffico
Bk = tempo di occupazione
Uk = utilizzo
Sk = tempo di servizio per visita
N = popolazione clienti
R = tempo di residenza
Z = tempo di riflessione
Vk = numero di visite
Dk = domanda di servizio

- La CPU ha una frequenza di clock di 500MHz, l'unità a disco ha un tempo di accesso di 10 msec, mentre la memoria ha un tempo di accesso di 15nsec. In un periodo di osservazione di 1000sec. si misurano i seguenti valori:

Completamenti:	50
Utilizzo della CPU:	0.8
Utilizzo del disco:	0.4
Utilizzo della memoria:	0.6
Tempo di riflessione:	25
- Si valuti mediante un'analisi asintotica la convenienza della seguenti alternative *non mutuamente esclusive*:
1) sostituzione della CPU con una da 1.5GHz
2) sostituzione del disco con uno da 8 msec;
3) aggiunta di 2 CPU identiche all'originale (ad accoppiamento stretto) assumendo che il carico di lavoro venga distribuito equamente tra le tre CPU, a fronte di una degradazione delle prestazioni delle CPU del 10% dovuta a possibili conflitti nell'utilizzo del BUS e di una degradazione delle prestazioni della memoria del 15% dovuta a possibili conflitti di accesso.

- Disegnare il grafico asintotico dell'andamento del tempo di risposta della soluzione migliore per carichi pesanti.

- Eseguire l'algoritmo MVA fino a N uguale 3 stimando l'errore massimo commesso sul calcolo di X.

4) Si enunci la legge di Amdahal e la si applichi al caso di un microprocessore con una cache, la cui efficienza raggiunge il l'90%, considerando che l'accesso ai dati in cache è 10 volte più rapido dell'accesso alla RAM. Che miglioramento massimo può essere atteso sapendo che il 60% dei CPI sono utilizzati per accedere a memoria?

- Si descriva come può essere calcolato il CPI medio di un microprocessore.

5) Quali sono i fattori che rendono la tassonomia di Flynn ormai superata?

- Quali sono le possibili soluzioni al problema della coerenza della cache in un sistema MIMD a BUS condiviso?