



Università di Verona Dipartimento di Informatica

Sistemi di Elaborazione dell'Informazione: esame 18/07/'03

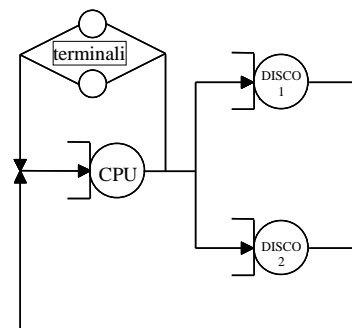
Cognome: Nome: Matricola:

Nota 1: le soluzioni devono essere opportunamente commentate,
è vietato utilizzare appunti o libri.

- 1) Descrivere in SystemC un modulo che pone su una uscita ad un bit un numero intero a 32 bit un bit alla volta dal più significativo al meno significativo. Il modulo deve usare il seguente registro seriale.

<pre>// reg_ser_ser.h #include "systemc.h" #define N 8 SC_MODULE(reg_ser_ser) { sc_in<bool> clock; sc_in<bool> i0; sc_out<bool> o; void registro_ser_ser(); SC_CTOR(reg_ser_ser) { SC_METHOD(registro_ser_ser); sensitive_pos(clock); }; };</pre>	<pre>// reg_ser_ser.cpp #include "reg_ser_ser.h" void reg_ser_ser::registro_ser_ser() { static sc_bv<N> reg = "00000000"; bool i01; i01 = i0.read(); // spostamento vettore reg.range(N-2,0) = reg.range(N-1,1); reg[N-1] = i01; i01 = (reg[0] == '1') ? 1 : 0; o.write(i01); }</pre>
---	---

- 2) Si consideri la seguente rete di code rappresentante un minicalcolatore multiutente per applicazioni di calcolo di tipo interattivo di accesso a basi di dati (la terminologia sulle reti di code è riportata a destra).



T = tempo di osservazione

A = arrivi

C = completamenti

δ = frequenza di arrivo

X = traffico

Bk = tempo di occupazione

Uk = utilizzo

Sk = tempo di servizio per visita

N = popolazione clienti

R = tempo di residenza

Z = tempo di riflessione

Vk = numero di visite

Dk = domanda di servizio

- In un periodo di osservazione di 1000sec. si misurano i seguenti valori:

Completamenti:	400
Utilizzo della CPU:	40%
Utilizzo del disco 1:	56%
Utilizzo del disco 2:	16%
Tempo di riflessione:	20
- Al sistema si possono applicare le seguenti due modifiche **mutuamente** esclusive:
 - equilibratura DEL del carico di lavoro tra i due dischi (caratterizzati di uguale tempo di accesso);
 - sostituzione della CPU con una avente frequenza doppia.
- Nell'ipotesi di un numero medio di utenti simultaneamente collegati pari a 5, comparare le due alternative e calcolare analiticamente i valori del traffico e del tempo di risposta per la soluzione migliore (dati 5 utenti).

-
- 3) Comparare i protocolli CSMA/CD con i CSMA/CA rispetto ai requisiti di una applicazione real time. Fare esempi reali di entrambe le famiglie di protocolli.

4) Si consideri una architettura con cache in cui la penalizzazione di fallimento è di 2 cicli di clock, mentre tutte le istruzioni impiegano 5 cicli di clock se si ignorano gli stalli di memoria. Ipotizzando un miss rate dell'5% e che vi siano in media 2 riferimenti alla memoria per ogni istruzione, qual è l'impatto sulle prestazioni in presenza della cache?

- Descrivere alcuni criteri di valutazione delle prestazioni di una CPU?