



**Università di Verona**  
**Dipartimento Scientifico e Tecnologico**

Sistemi per la Progettazione Automatica: esame 25/07/00

**Cognome:**.....**Nome:** ..... **Matricola:** .....

**Note:** *le soluzioni devono essere opportunamente commentate,  
è vietato utilizzare appunti o libri.*

- 1) Descrivere proprietà e caratteristiche dei vari livelli di astrazione a cui può essere descritto un circuito digitale.

- Descrivere in VHDL un contatore modulo 128 ad uno dei livelli di astrazione prima presentati.

- 2) Si consideri il circuito digitale di riconoscimento e sincronizzazione tra un telefono GSM e la centrale telefonica. Quando il segnale di START[1] diventa 1, il telefono invia sulla porta ANTENNA\_OUT[8] la sequenza di 8 byte che lo identifica univocamente e attende sulla porta ANTENNA\_IN[8] il riscontro da parte della centrale dell'avvenuto riconoscimento. Il riscontro è un byte composto da bit 0 e 1 alternati. Ricevuto il riscontro, il telefono invia il proprio PIN, composto da 4 byte, e attende il riscontro dalla centrale e subito dopo una sequenza di due byte che rappresenta il codice con cui effettuare le successive comunicazioni. Questo codice viene posto sull'uscita CODICE[16], quindi il circuito lascia il controllo agli altri componenti del telefono e si riattiva se il segnale START torna a 1. Si noti infine che se a fronte di una trasmissione, il telefono non riceve un riscontro entro 1024 cicli di clock, rieffettua la trasmissione.
- Definire la *Entity* in VHDL del dispositivo, considerando che è un circuito sequenziale sincrono. Costruire anche un opportuno package in cui definire la sequenza di identificazione del telefono e il PIN.

- 
- Descrivere i processi con i quali è possibile modellare il comportamento del dispositivo. Disegnare i processi come blocchi, descrivere informalmente il loro comportamento e definire i segnali che li sincronizzano tra loro e con le porte della *Entity*.

- 
- 3) Descrivere in VHDL almeno due dei processi dell'esercizio precedente e dire se, a fronte della loro sintesi automatica, i segnali che vengono asseriti nel processo diventeranno elementi di memoria o collegamenti.

---

4) Definire il problema della collaudabilità di un circuito