

Nome e cognome: Michele Lora

E-mail: michele.lora@univr.it

Online: <https://www.dimi.univr.it/?ent=persona&id=9255>

LinkedIn: <https://www.linkedin.com/in/michele-lora-0a235417/>

Research Gate: https://www.researchgate.net/profile/Michele_Lora

GitHub: [michele-lora](https://github.com/michele-lora)

Open Research and Contributor ID (ORCID): [0000-0002-6224-4313](https://orcid.org/0000-0002-6224-4313)

Abilitazione Scientifica Nazionale:

09/H1 – Sistemi di Elaborazione delle Informazioni, II Fascia, valida dal 14/04/2021 al 14/04/2030.

Biografia:

Dalla primavera del 2024, sono Ricercatore Tenure Track (RTT) presso il Dipartimento di Medicina per la Medicina dell'Innovazione dell'Università di Verona, dove opero nel Laboratorio di Ingegneria Informatica Industriale (ICE), come membro del gruppo di ricerca Electronic System Design (ESD).

Nel febbraio 2020, ho ricevuto dalla Commissione Europea la prestigiosa fellowship triennale Marie Skłodowska-Curie Individual Fellowships (Global Fellowship) per implementare il progetto *DeFacto – Design automation for smart Factories*. Nel contesto di DeFacto, a partire da ottobre 2020 ho ricoperto una posizione congiunta tra l'Università di Verona e la University of Southern California come fellow Marie Skłodowska-Curie.

Le mie attività di ricerca si concentrano sulla modellazione, simulazione e verifica di sistemi embedded eterogenei e sistemi ciber-fisici, con particolare interesse per i sistemi di ciber-fisici manifatturieri e la manifattura intelligente. Fin dalla Laurea Magistrale, mi sono dedicato allo sviluppo di tecniche e metodologie per la generazione automatica di modelli eseguibili omogenei, finalizzati alla simulazione efficiente di sistemi eterogenei. Ho acquisito competenze nella manipolazione di linguaggi di modellazione e descrizione per sistemi eterogenei. In questo ambito, il mio principale contributo è stata la definizione di una metodologia per l'astrazione automatica di modelli analogici, espressi tramite estensioni analogiche e mixed-signal dei linguaggi di descrizione dell'hardware, integrandoli in modelli omogenei per la simulazione efficiente di dispositivi elettronici. Dal 2015, ho ampliato il mio focus di ricerca verso l'applicazione di metodi formali per la progettazione automatica e la verifica di sistemi ciber-fisici. In particolare, mi sono concentrato sull'applicazione dei Contratti Assume-Guarantee come modello formale per rappresentare componenti e requisiti nei flussi di model-based e platform-based design. Questo filone di ricerca ha portato allo sviluppo di CHASE (*Contract-based Heterogeneous Analysis and System Exploration*): un framework per l'ingegneria dei requisiti nella progettazione di sistemi ciber-fisici.

Tra aprile 2018 e agosto 2020, ho svolto un postdoc nel gruppo di ricerca *Automated Systems Security* (ASSET) della Singapore University of Technology and Design (SUTD). Precedentemente, ho conseguito il Dottorato di Ricerca in Informatica nel maggio 2016 presso l'Università degli Studi di Verona. Durante il dottorato, ho trascorso otto mesi come visiting scholar presso il Donald O. Pederson Center della University of California. Berkeley.

In precedenza, ho ottenuto la Laurea Magistrale in Ingegneria e Scienze Informatiche e la Laurea Triennale in Informatica presso l'Università di Verona. Durante i miei studi universitari, ho trascorso un anno presso l'Università di Linköping (Svezia), finanziato da una borsa di studio Erasmus, dove ho avuto la mia prima esperienza di ricerca, svolgendo una internship presso l'Embedded System Lab (ESLab) lavorando su tematiche riguardanti le architetture tolleranti ai guasti.

Fino ad oggi, ho pubblicato un libro, sei capitoli di libro, dodici articoli su riviste con peer review e trentasette articoli in conferenze; ho ricevuto il Best Paper Award per la track E al DATE 2024. Inoltre, sono stato attivamente coinvolto in numerosi progetti finanziati dalla Commissione Europea, dalla Defense Advanced Research Projects Agency (DARPA) e dall'Office of Naval Research (ONR) degli Stati Uniti e dall'Agenzia per la Scienza, Tecnologia e Ricerca (A*STAR) di Singapore, oltre che in diverse collaborazioni industriali. Sono membro di IEEE dal 2014.

Dal 2023 sono co-fondatore di FACTORYAL S.r.l., una start-up innovativa che opera nel mercato del software per l'automazione industriale. FACTORYAL fa parte del gruppo EXOR International ed è una spin-off dell'Università di Verona.

Posizione corrente:

01/04/2024 – presente: **Ricercatore Tenure Track (RTT)**¹

Dipartimento di Ingegneria per la Medicina di Innovazione – Sezione di Fisica ed Ingegneria,
Università degli Studi di Verona.

26/04/2023 – presente: **Co-fondatore e consulente scientifico** di FACTORYAL S.r.l.

Posizioni precedenti:

01/10/2023 – 31/03/2024: **Professore a contratto e Borsista**

Dipartimento di Ingegneria per la Medicina di Innovazione – Sezione di Fisica ed Ingegneria,
Università degli Studi di Verona.

¹ Chiamata diretta di studiosi che siano risultati vincitori nell'ambito di specifici programmi di ricerca di alta qualificazione, ai sensi dell'art. 1, comma 9, legge 230/2.

01/10/2020 – 30/09/2023: **Marie Skłodowska-Curie Fellow – Global Fellowship**,
Dipartimento di Informatica, Università degli Studi di Verona e
Department of Electrical and Computer Engineering, University of Southern California (USA).
Progetto: *Design Automation for Smart Factories (DeFacto)*. Grant numero: [894237](#).

26/03/2018 – 18/08/2020: **Postdoctoral Research Fellow**,
Singapore University of Technology and Design (Singapore) – ASSET Research Group.
Progetto: *Security and Performance Validation of Robots (part of the National Robotics Program of Singapore)*. Cyber-Physical Systems and Internet of Things Security and Safety.

01/01/2016 – 28/02/2018: **Assegnista di Ricerca**,
Dipartimento di Informatica, Università degli Studi di Verona,
Progetto: *A Virtual Prototyping Environment for Smart Cyber-Physical Systems Design*.

Titoli di studio:

01/01/2013 – 11/05/2016: **Dottorato di Ricerca in Informatica**
Dipartimento di Informatica, Università degli Studi di Verona,
Tesi: *A Unifying Platform-Based Approach for the Design of Heterogeneous Systems*,
Advisor: Prof. Franco Fummi.

01/10/2010 – 18/10/2012: **Laurea Magistrale in Ingegneria e Scienze Informatiche**,
Dipartimento di Informatica, Università degli Studi di Verona,
Voto: 110/110 with Honors,
Tesi: *SysML as a Unifying Language for Platform-Based Design*,
Relatore: Prof. Franco Fummi.

01/10/2005 – 20/10/2010: **Laurea in Informatica**,
Facoltà di Scienze MM. FF. NN., Università degli Studi di Verona,
Voto: 100/110,
Tesi: *Optimization of Assertion Placement in Time-Constrained Embedded Systems*,
Relatore: Prof. Graziano Pravadelli; Supervisor: Prof. Zebo Peng (Linköping University).

Visite presso laboratori stranieri:

Gennaio 2015 – Settembre 2015
Dept. of Electrical Engineering and Computer Science – University of California, Berkeley (USA)
Supervisor: Prof. Alberto Sangiovanni-Vincentelli e Dr. Pierluigi Nuzzo.

Gennaio 2009 – Dicembre 2009
Linköping Institute of Technology, University of Linköping, Linköping, (Svezia),
Supervisor: Prof. Zebo Peng.

Premi e riconoscimenti:

2024: Best Paper Award at the Design Automation and Testing in Europe (DATE) 2024.
2020: Marie Skłodowska-Curie Actions, Individual Fellowship – Global Fellowship.
2019: Marie Skłodowska-Curie Actions, Seal of Excellence.
2018: Marie Skłodowska-Curie Actions, Seal of Excellence.
2009: ERASMUS Scholarship.

Attività didattica:

Titolo del corso: Architettura degli Elaboratori (modulo: teoria avanzata).
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea in Informatica e Laurea in Ingegneria dei sistemi medicali per la cura della persona.
Anno accademico: 2022-23, 2023-24.

Titolo del corso: Architettura degli Elaboratori (modulo: esercitazioni).
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea in Informatica e Laurea in Ingegneria dei sistemi medicali per la cura della persona.
Anno accademico: 2015-16, 2016-17, 2017-18, 2023-24.

Titolo del corso: Architettura degli Elaboratori (modulo: laboratorio).
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea in Informatica.
Anno accademico: 2023-24.

Posizione: Guest Lecturer per il corso “Mathematical Foundations for System Design: Modeling and Analysis”.
Istituzione: Dept. of Electrical and Computer Engineering – University of Southern California.
Corso di studio: Graduate (Ph.D. and M.Sc.) program in Electrical and Computer Engineering.
Anno accademico: 2021-22.

Posizione: Docente del corso avanzato “System-level design for heterogeneous systems”,
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Dottorato di Ricerca in Informatica.
Anno accademico: 2020-21.

Posizione: Docente per il corso “progettazione HW su FPGA”.
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea in Informatica.
Anno accademico: 2020-21, 2022-23, 2023-24.

Posizione: Docente per il corso “Informatica B”,
Istituzione: Dipartimento di Elettronica, Informazione, Bioingegneria – Politecnico di Milano.
Corso di studio: Laurea in Ingegneria Meccanica.
Anno accademico: 2017-18.

Posizione: Esercitatore per il corso “Progettazione di Sistemi Embedded” (modulo: laboratorio).
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea Magistrale in Ingegneria e Scienze Informatiche.
Anno accademico: 2013-14, 2014-15, 2015-16, 2016-17, and 2017-18.

Posizione: Esercitatore per il corso “Software per Sistemi Embedded” (modulo: laboratorio).
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea Magistrale in Ingegneria e Scienze Informatiche.
Anno accademico: 2014-15, 2015-16, 2016-17, and 2017-18.

Posizione: Professore a Contratto per il corso “Sistemi Operativi” (modulo: Laboratorio).
Istituzione: Dipartimento di Informatica – Università degli Studi di Verona.
Corso di studio: Laurea in Informatica.
Anno accademico: 2016-17.

Principali partecipazioni a progetti finanziati

Nome: CollaborICE: Collaborative robotics in the ICE laboratory
Ente finanziatore: MICS – Made in Italy Circolare e Sostenibile (partenariato esteso PNRR).
Periodo: Luglio 2024 – presente.
Ruolo: coordinamento del progetto; attività di ricerca in vari work package del progetto.

Nome: Design Automation for Smart Factories (DaFacto).
Ente finanziatore: Commissione Europea – Marie Skłodowska-Curie Actions.
Grant: H2020-MSCA-IF-894237.
Durata del progetto: ottobre 2020 – settembre 2023.
Ruolo: principal investigator del progetto.

Nome: Ermine: A Self-reconfigurable Class of Maintenance Robots
Ente finanziatore: Singapore National Robotics Programme – Agency for Science Technology and Research (A*STAR).
Periodo: marzo 2018 – agosto 2019.
Ruolo: definizione di metodologie per la verifica di software di controllo per robot autonomi.

Nome: Functional mockup Interface extension with support for Discrete Event Languages (FIDEL).
Ente finanziatore: Università degli Studi di Verona – Joint Project 2017.
Periodo: febbraio 2017 – gennaio 2019.
Ruolo: definizione di metodologie per la sincronizzazione di functional mock-up unit eterogenee.

Nome: Design of embedded mixed-criticality CONTROL systems under consideration of EXtra-functional properties (CONTREX).
Ente finanziatore: European Union – Framework Programme 7.
Periodo: ottobre 2013 – settembre 2016.
Ruolo: ricerca in vari work package del progetto.

Nome: SMART systems Codesign (SMAC).

Ente finanziatore: Commissione Europea – Framework Programme 7.

Periodo: October 2011 – March 2015.

Ruolo: ricerca in vari work package del progetto. Sviluppo di uno dei due dimostratori del progetto.

Nome: Toolchain for next generation Heterogeneous Multicore platforms (TouchMore).

Ente finanziatore: Commissione Europea – Framework Programme 7.

Periodo: settembre 2011 – maggio 2014.

Ruolo: sviluppo di metodologie di astrazione di modelli HW

Partecipazione ad iniziative di innovazione industriale

Azienda: FACTORYAL S.r.l., San Giovanni Lupatoto (Verona), Italy.

Settore: Automazione industriale, smart manufacturing, industrial Internet of Things.

Tipo di collaborazione: Co-fondatore, socio e consulente scientifico.

Azienda: EXOR International S. p. A., San Giovanni Lupatoto (Verona), Italy.

Settore: automazione industriale, domotica e Internet of Things.

Tipo di collaborazione: progetto finanziato (TOYS joint project).

Attività: definizione di metodologie per la verifica automatica di interfacce grafiche.

Organizzazione: Industrial Cyber-Physical Systems Center (iCyPhy) – University of California, Berkeley.

Aziende finanziatrici: IBM Corporation, United Technology Corporation.

Settore: sistemi ciber-fisici industriali.

Tipo di collaborazione: Visiting Research Scholar da gennaio 2015 a settembre 2015. Sviluppatore di strumenti open source successivamente.

Attività: Sviluppo di strumenti per l'esplorazione architeturale di sistemi ciber-fisici.

Azienda: EDALab S.r.l., San Giovanni Lupatoto (Verona), Italy.

Settore: Electronic Design Automation, domotica, Internet of Things, automazione industriale.

Tipo di collaborazione: sviluppo di strumenti di electronic design automation, prototipizzazione e trasferimento tecnologico.

Servizio alla comunità scientifica

- **Chair of the Design and Specification Language Ph.D. School**, 2023 and 2024.
- **Co-chair del Technical Program Committee:** IEEE International Conference on Omni-layer Intelligent systems (COINS) 2021 – track: EDA for AI, IoT, and Cyber-physical Systems.
- **Chair del Ph.D. Forum:** IEEE Forum on Design and Specification Languages (FDL) 2023, 2024.
- **Hands-on Tutorial Chair**, per IEEE Forum on Design and Specification Languages (FDL) 2017.
- **Membro del Comitato Organizzatore** per IEEE International Conference on Electromagnetics in Advanced Applications (ICEAA) 2017.
- **Membro del Technical Program Committee**
 - IEEE/ACM Design Automation and Test in Europe (DATE) 2019 – 2024.
 - IEEE/ACM CODES+ISSS 2024,
 - IEEE/ACM Design Automation Conference (DAC) 2024,
 - 28th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI-SOC) 2020,
 - Euromicro Conference on Digital Systems Design (DSD) 2016 – 2017.
- **Revisore per riviste con revisione tra pari:**
 - IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD),
 - IEEE Access,
 - IEEE Transactions on Software Engineering (TSE),
 - ACM Transactions on Embedded Computing Systems (TECS),
 - ACM Transactions on Cyber-Physical Systems (TCPS),
 - Wiley Journal of Software: Testing, Verification and Reliability (STVR),
 - IEEE Transactions on Computational Social Systems (TCSS),
 - Elsevier Science of Computer Programming,

Pubblicazioni

Monografie:

1. F. Fummi, M. Lora, M. G. Sami, C. Silvano “*Progettazione Digitale*.” McGraw-Hill Education, 2023.

Capitoli di libro:

1. S. Centomo, M. Lora, F. Fummi, “*Generation of Functional Mockup Units for Transactional Cyber-Physical Virtual Platforms*.” In Languages, Design Methods, and Tools for Electronic System Design – Selected Contributions from FDL 2018, pp. 27-46, Springer, 2020.

2. S. Centomo, M. Lora, A. Portaluri, F. Stefanni, F. Fummi, "Automatic Integration of HDL IPs in Simulink using FMI and S-Function Interfaces." In Languages, Design Methods, and Tools for Electronic System Design – Selected Contributions from FDL 2017, pp. 1-23, Springer, 2019.
3. S. Vinco, M. Lora, and M. Zwolinski. "SystemC-AMS simulation of conservative behavioral descriptions" In Languages, Design Methods, and Tools for Electronic System Design, pp. 151-173, 2016.
4. S. Vinco, M. Lora, V. Guarnieri, J. Vanhese, D. Trachanis, and F. Fummi. "Design domains and abstraction levels for effective smart system simulation." In Smart Systems Integration and Simulation, pp. 23-54. Springer, 2016.
5. I. Blanco, ..., M. Lora, et al. "Smart system case studies." In Smart Systems Integration and Simulation, pp. 195-227. Springer, 2016.
6. F. Fummi, M. Lora, F. Stefanni, and S. Vinco, "Code Generation Alternatives to Reduce Heterogeneous Embedded Systems to Homogeneity." In Languages, Design Methods, and Tools for Electronic System Design, pp. 103-124. 2014.

Pubblicazioni a rivista:

1. S. Gaiardelli, S. Spellini, M. Panato, C. Tadiello, M. Lora, D. S. Cheng, F. Fummi, "Enabling Service-oriented Manufacturing through Architectures, Models and Protocols", in IEEE Access, 2024
2. S. Gaiardelli, M. Lora, S. Spellini, F. Fummi, "RRPDG: A Graph Model to Enable AI-Based Production Reconfiguration and Optimization", IEEE Transactions on Industrial Informatics (2024).
3. S. Spellini, R. Chirico, M. Panato, M. Lora, F. Fummi. "Virtual Prototyping a Production Line Using Assume-Guarantee Contracts". IEEE Transactions on Industrial Informatics, 17(9), 6294-6302.
4. E. Fraccaroli, M. Lora, and F. Fummi. "Automatic Generation of Analog/Mixed Signal Virtual Platforms for Smart Systems." IEEE Transactions on Computers (2020).
5. X. Jiang, M. Lora, S. Chattopadhyay, "An Experimental Analysis of Security Vulnerabilities in Industrial IoT Devices.", ACM Transactions on Internet Technologies, 2020, to appear.
6. S. Spellini, M. Lora, Franco Fummi, and Sudipta Chattopadhyay, "Compositional Design of Multi-Robot Systems Control Software on ROS." ACM Transactions on Embedded Computing Systems (TECS), 2019, 18(5s), 1-24.
7. M. Lora, S. Vinco, and F. Fummi, "Translation, Abstraction and Integration for Effective Smart System Design." IEEE Transactions on Computers, 68(10), pp. 1525-1538, 2019.
8. M. Lora, S. Vinco, E. Fraccaroli, D. Quaglia, and F. Fummi. "Analog Models Manipulation for Effective Integration in Smart System Virtual Platforms." IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 37(2), pp. 378-391, 2017.
9. M. Lora, R. Muradore, D. Quaglia, and F. Fummi. "Simulation alternatives for the verification of networked cyber-physical systems." Microprocessors and Microsystems, 39(8):843-853, 2015.
10. N. Bombieri, F. Fummi, V. Guarnieri, G. Pravadelli, F. Stefanni, T. Ghasempouri, M. Lora, G. Auditore, and M. Marcigaglia. "Reusing RTL assertion checkers for verification of SystemC TLM models." Journal of Electronic Testing, Theory and Application (JETTA), 31(2):167-180, 2015.
11. N. Bombieri, E. Ebeid, F. Fummi, and M. Lora. "On the Reuse of Heterogeneous IPs into SysML Models for Integration Validation." Journal of electronic testing, Theory and Application (JETTA), 29(5):647-667, 2013.
12. V. Izosimov, G. Di Guglielmo, M. Lora, G. Pravadelli, F. Fummi, Z. Peng, and M. Fujita. "Time-constraint-aware optimization of assertions in embedded software." Journal of electronic testing, Theory and Application (JETTA), 28(4):469-486, 2012.

Pubblicazioni negli atti di conferenze:

1. Y. Xiao, C. Oh, M. Lora, P. Nuzzo, "Efficient Exploration of Cyber-Physical System Architectures Using Contracts and Subgraph Isomorphism". In proc. of IEEE/ACM DATE 2024, pp. 1-6, Best Paper Award.
2. M. Lora, S. Gaiardelli, C. Oh, S. Spellini, P. Nuzzo, F. Fummi, "Design Automation for Cyber-Physical Production Systems: Lessons Learned from The Defacto Project". In proc. of IEEE/ACM DATE 2024, pp. 1-6.
3. K. Alamin, D. Appello, A. Beghi, N. Dall'Ora, F. Depaoli, S. Di Cataldo, F. Fummi, S. Gaiardelli, M. Lora, E. Macii, A. Mascolini, D. Pagano, F. Ponzio, G. A. Susto, S. Vinco, "An AI-Enabled Framework for Smart Semiconductor Manufacturing". In proc. of IEEE/ACM DATE 2024, pp. 1-6.
4. C. Leet, C. Oh, M. Lora, S. Koenig, P. Nuzzo, "Task Assignment, Scheduling, and Motion Planning for Automated Warehouses for Million Product Workloads". In proc of the 2023 IEEE/RSJ International Conference on Intelligent Robots and Systems (IROS), pp. 7362-7369.
5. C. Leet, C. Oh, M. Lora, S. Koenig, P. Nuzzo, "Co-Design of Topology, Scheduling, and Path Planning in Automated Warehouses". Proc. of IEEE/ACM DATE 2023: 1-6
6. L. Capogrosso, F. Cunico, M. Lora, M. Cristani, F. Fummi, D. Quaglia, "Split-Et-Impera: A Framework for the Design of Distributed Deep Learning Applications". Proc. of IEEE DDECS 2023: 39-44
7. S. Gaiardelli, S. Spellini, M. Lora, F. Fummi, "A Hierarchical Modeling Approach to Improve Scheduling of Manufacturing Processes". In proc. of 31st IEEE International Symposium on Industrial Electronics (ISIE), 2022, pp. 226-232.
8. M. Lora, P. Nuzzo, "A Contract-Based Requirement Engineering Framework for the Design of Industrial Cyber-Physical Systems". In proc. of 13th ACM/IEEE International Conference on Cyber Physical Systems (ICCPS), 2022, pp 310-311.
9. S. Gaiardelli, S. Spellini, M., Panato, M., Lora, F. Fummi, "A software architecture to control service-oriented manufacturing systems". In proc. of 2022 IEEE/ACM Design, Automation & Test in Europe Conference & Exhibition (DATE), pp. 40-43.

10. S. Gaiardelli, S. Spellini, M. Lora, F. Fummi, Modeling in Industry 5.0: What Is There and What Is Missing: Special Session 1: Languages for Industry 5.0. In 2021 Forum on specification & Design Languages (FDL), pp. 01-08.
11. S. Spellini, S. Gaiardelli, M. Lora, F. Fummi, *Enabling Component Reuse in Model-based System Engineering of Cyber-Physical Production Systems.* In Proc of 26th IEEE International Conference on Emerging Technologies and Factory Automation (ETFA 2021), pp. 1-8.
12. X. Jiang, M. Lora, S. Chattopadhyay, "Efficient and Trusted Detection of Rootkit in IoT Devices via Offline Profiling and Online Monitoring." in Proc. of ACM GSLVLSI 2020, to appear.
13. S. Spellini, R. Chirico, M. Panato, M. Lora and F. Fummi, "Production Recipe Validation through Formalization and Digital Twin Generation." in Proc. of IEEE/ACM DATE 2020, pp. 1-6, to appear.
14. S. Spellini, R. Chirico, M. Lora, F. Fummi, "Languages and Formalisms to Enable EDA Techniques in the Context of Industry 4.0." in Proc. of IEEE FDL 2019, pp 1-4.
15. R. Chirico, S. Spellini, M. Panato M. Lora, F. Fummi, "A Contract-based Methodology for Production Lines Validation." in Proc. of IEEE INDIN'19, pp. 1-4.
16. S. Spellini, M. Lora, S. Chattopadhyay, F. Fummi, "Work-in-Progress: Introducing Assume/Guarantee Contracts for Verifying Robotic Applications." in Proc. of IEEE CODES+ISSS 2018, pp. 1-2.
17. S. Centomo, M. Lora, F. Fummi, "Transaction-level Functional Mockup Units for Cyber-Physical Virtual Platforms." in Proc. of IEEE FDL 2018, pp. 1-8, Best Paper candidate.
18. P. Nuzzo, M. Lora, Y. Feldman, A. L. Sangiovanni-Vincentelli. "CHASE: Contract-Based Requirement Engineering for Cyber-Physical System Design." In Proc. of ACM/IEEE DATE 2018, pp. 1-6.
19. M. Lora, S. Centomo, D. Quaglia, F. Fummi. "Automatic Integration of Cycle-accurate Descriptions with Continuous-time Models for Cyber-Physical Virtual Platforms." In Proc. of ACM/IEEE DATE 2018, pp. 1-6.
20. M. Lora. "Validation of HMI Applications for Industrial Smart Display." In Proc. of IEEE HLDVT Workshop 2017, pp. 1-8.
21. S. Centomo, M. Lora, A. Portaluri, F. Stefanni, F. Fummi, "Automatic Generation of Cycle-Accurate Simulink Blocks from HDL IPs." In Proc. of ECSI/IEEE FDL 2017, pp. 1-8, Best Paper candidate.
22. M. Lora, E. Fraccaroli, and F. Fummi. "Virtual prototyping of smart systems through automatic abstraction and mixed-signal scheduling." In Proc. of ACM/IEEE ASP-DAC 2017, pp. 232-237.
23. E. Fraccaroli, M. Lora, and F. Fummi. "Automatic abstraction of multi-discipline analog models for efficient functional simulation." In Proc. of ACM/IEEE DATE 2017, pp. 662-665.
24. M. Lora, S. Vinco, and F. Fummi. "A unifying flow to ease smart systems integration." In Proc. of IEEE HLDVT 2016, pp. 113-120.2016.
25. S. Vinco, M. Lora, E. Macii, M. Poncino, "IP-XACT for smart systems design: extensions for the integration of functional and extra-functional models." In proc. of FDL 2016, pp 1-8.
26. E. Fraccaroli, M. Lora, F. Fummi, and P. Montuschi. "A fast simulation environment for smart systems validation in presence of electromagnetic interferences." In Proc of IEEE ICEAA 2016 pp. 740-743.
27. E. Fraccaroli, M. Lora, S. Vinco, D. Quaglia, and F. Fummi. "Integration of mixed-signal components into virtual platforms for holistic simulation of smart systems." In Proc. of the ACM/IEEE DATE 2016, pp. 1586-1591.
28. S. Vinco, M. Lora, and M. Zwolinski. "Conservative Behavioural Modelling in SystemC-AMS." In Proc. of ECSI/IEEE FDL 2015, pp. 1-8, 2015.
29. M. Lora, F. Martinelli, and F. Fummi. "Hardware Synthesis from Software-oriented UML Descriptions." In Proc. of IEEE 15th International Microprocessor Test and Verification Workshop (MTV). 2014. pp. 1-8.
30. N. Bombieri, F. Fummi, V. Guarnieri, G. Pravadelli, F. Stefanni, T. Ghasempouri, M. Lora, G. Auditore, and M. Negro-Marcigaglia. "On the reuse of RTL assertions in SystemC TLM verification." In Proc. of IEEE LATW, 2015. pp. 1-6.
31. F. Fummi, M. Lora, D. Trachanis, J. Van Hese and S. Vinco, "Homogeneous simulation: The effective integration solution for smart systems." In Proc. of the 10th IEEE International Conference on Advanced Semiconductor Devices & Microsystems (ASDAM), pp. 1-4. 2014.
32. F. Li, E. Dekneuvél, G. Jacquemod, D. Quaglia, M. Lora, F. Pecheux, and R. Butaud "Multi-level modeling of wireless embedded systems." In Proc of IEEE/ECSI FDL 2014, pp. 1-8
33. F. Fummi, M. Lora, F. Stefanni, D. Trachanis, J. Vanhese, and S. Vinco. "Moving from Co-Simulation to Simulation for Effective Smart Systems Design." In Proc. of the ACM/IEEE DATE 2014, pages 1-4, 2014.
34. M. Lora, R. Muradore, F. Fummi, and R. Reffato. "Simulation Alternatives for Modeling Networked Cyber-Physical Systems." In Proc. of Euromicro DSD 2014, pp. 1-8.
35. F. Fummi, M. Lora, F. Stefanni, and S. Vinco. "Code Generation Alternatives to Reduce Heterogeneous Embedded Systems to Homogeneity." In Proc of IEEE/ECSI FDL 2014, pp. 1-4.
36. N. Bombieri, E. Ebeid, F. Fummi, and M. Lora, "On the reuse of RTL IPs for SysML model generation." In Proc. of IEEE International Workshop on Microprocessor Test and Verification (MTV) 2012, pp. 54-59.
37. V. Izosimov, G. Di Guglielmo, M. Lora, G. Pravadelli, F. Fummi, Z. Peng, and M. Fujita. "Optimization of assertion placement in time-constrained embedded systems." In Proc. of IEEE ETS 2011, pp. 171-176.

Autorizzo il trattamento dei miei dati personali presenti nel curriculum vitae ai sensi del Decreto Legislativo 30 giugno 2003, n. 196 e del GDPR (Regolamento UE 2016/679).

Verona, 6 settembre 2024

